

**Janusz Mindykowski, Tomasz Tarasiuk,  
Romuald Maśnicki, Mariusz Szweda, Mariusz Górniak**  
Akademia Morska w Gdyni

## **UNIWERSALNY ANALIZATOR-ESTYMATOR JAKOŚCI ENERGII ELEKTRYCZNEJ CZĘŚĆ II. PROJEKT I REALIZACJA TECHNICZNA**

*W artykule, podzielonym na dwie części, przedstawiono nowy uniwersalny analizator-estymator jakości energii elektrycznej, opracowywany w ramach grantu rozwojowego R0102703 w Katedrze Elektroenergetyki Okrętowej Akademii Morskiej w Gdyni. W pierwszej części omówiono genezę i koncepcję nowego urządzenia, w drugiej natomiast pokazano jego założenia projektowe w warstwie funkcjonalnej i sprzętowej oraz realizację techniczną, opartą na zaawansowanej technologii DSP TigerSHARC, z wykorzystaniem dedykowanych modułów FPGA.*

### **WPROWADZENIE**

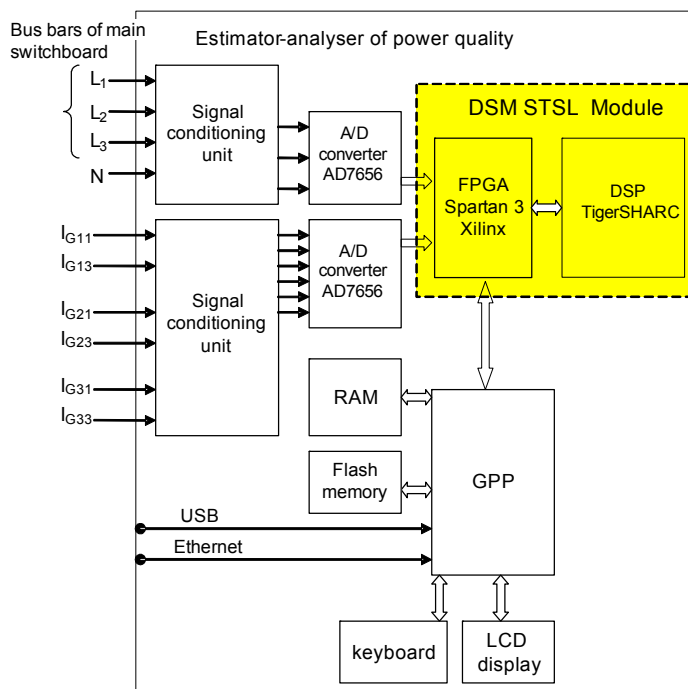
W części I niniejszego artykułu (s. 7–19) nawiązano do dwóch tendencji związanych z konstrukcją analizatorów jakości energii elektrycznej: pierwszej, opartej na wykorzystaniu komputerów PC z kartą pomiarową, oraz drugiej, obecnie dominującej, dotyczącej urządzeń dedykowanych opartych na technologii procesorów sygnałowych oraz układów programowalnych FPGA. Następnie dokonano krótkiego przeglądu dotychczasowych rozwiązań przyrządów do oceny jakości energii elektrycznych, opracowanych w KEO AM w Gdyni, wskazując na specyfikę aplikacji i wymagań obowiązujących w systemach okrętowych.

W niniejszym artykule poświęconym zagadnieniom projektowania i realizacji technicznej nowego, uniwersalnego analizatora-estymatora jakości energii elektrycznej skoncentrowano się na zaprezentowaniu struktury sprzętowej nowego rozwiązania, będącej konsekwencją wcześniej przyjętej struktury funkcjonalnej opartej na trzech modułach: analizy jakości napięć, pomiaru mocy czynnych i biernych oraz sterującym. W nawiązaniu do takiej struktury przedstawiono strukturę głównych funkcji urządzenia z opcjonalnym wyborem trybu pracy dokonywanym przez użytkownika. Zaprezentowano strukturę pojedynczego toru przetwarzania sygnałów w rozważanym analizatorze-estymatorze, a także blokowy schemat przetwarzania sygnałów z podziałem na wybrane pasma częstotliwości dla różnych celów analizy, z wykorzystaniem transformat FFT, DFT i CZT. Szczególną uwagę zwrócono na oryginalny nowy blok analizy rozdziału mocy i prądów, w którym zaimplementowano moduł DSM STSL, łączący w sobie układy: FPGA Spartan 3

Xilinx i ADSP TS-201 TigerSHARC. Pokazano i krótko omówiono konfigurację tego modułu, jego sprzężenia z przetwornikami ADC oraz procesorem GPP. Omówiono algorytm wyznaczania wartości skutecznych napięcia, prądu, składowych mocy czynnej, biernej, pozornej, współczynnika mocy i wskaźników rozplywu mocy czynnej, biernej oraz prądu. Podano również podstawowe informacje na temat działania menu opracowywanego urządzenia oraz interfejsu użytkownika. W konsekwencji opracowano nowy uniwersalny analizator-estymator jakości energii elektrycznej o cechach konstrukcyjnych i właściwościach metrologicznych lepszych od rozwiązań dotychczasowych, znanych jako urządzenia dedykowane głównie elektroenergetycznym sieciom lądowym.

## 1. STRUKTURA SPRZĘTOWA NOWEGO ANALIZATORA-ESTYMATORA JAKOŚCI ENERGII ELEKTRYCZNEJ

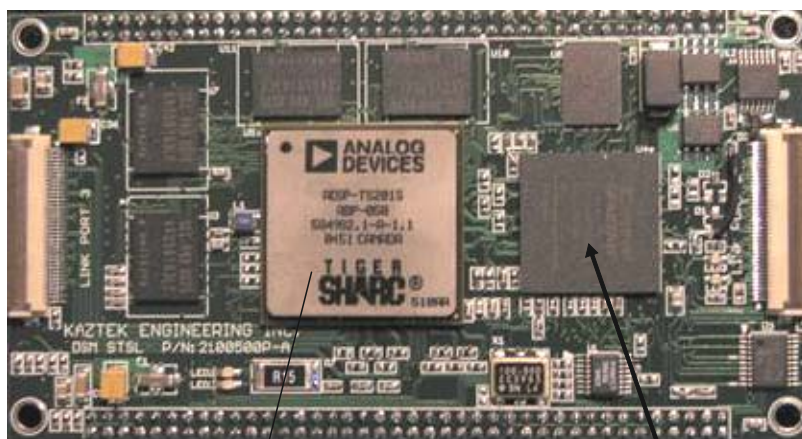
Na rysunku 1 przedstawiono strukturę sprzętową nowego rozwiązania, wynikającą ze struktury funkcjonalnej urządzenia opartej na trzech modułach, tj. analizy jakości napięć, pomiaru mocy czynnych i biernych oraz sterującym, omawianych w części I artykułu, pokazanych w nawiązaniu do struktury sprzętowej całego urządzenia (rys. 1).



**Rys. 1.** Uproszczona struktura sprzętowa nowej wersji analizatora-estymatora jakości energii elektrycznej, DSP – *digital signal processor*, GPP – *general purpose processor* [4]

„Sercem” nowego oryginalnego bloku cyfrowego przetwarzania sygnałów jest moduł DSM STSL (rys. 1), łączący w sobie układy FPGA Spartan 3 Xilinx oraz DSP TigerSHARC [1, 3]. W pierwotnej konfiguracji układu zakładano bezpośrednią wymianę danych pomiędzy procesorami DSP i GPP. Wyselekcjonowany na potrzeby projektowanego układu procesor sygnałowy ADSP TS-201 TigerSHARC ma bardzo ograniczony wachlarz możliwości komunikacyjnych z układami zewnętrznymi w porównaniu do poprzedników, np. procesora SHARC (m.in. brak interfejsu SPI). Wymianę danych procesora z otoczeniem, w reżymie wynikającym z projektowanej aplikacji, zapewnia wyłącznie interfejs Link Port, jednakże nie jest on kompatybilny z interfejsem o tej samej nazwie, będącym na wyposażeniu procesora SHARC. Dlatego w odniesieniu do tego interfejsu nie ma możliwości wykorzystania doświadczeń nabytych w trakcie projektowania poprzedniej wersji analizatora-estymatora. Przez przywołany interfejs nie ma możliwości bezpośredniej wymiany danych pomiędzy procesorem DSP a GPP. Zastosowany układ FPGA skonfigurowany jest do konwersji 128-bitowych ramek przesyłanych z wykorzystaniem Link Portu DSP na ramki w standardzie interfejsu SPI wysyłane-odbierane przez procesor GPP, a także zapewnia sprzężenie pomiędzy przetwornikami ADC a procesorem DSP, również przy udziale interfejsu Link Port.

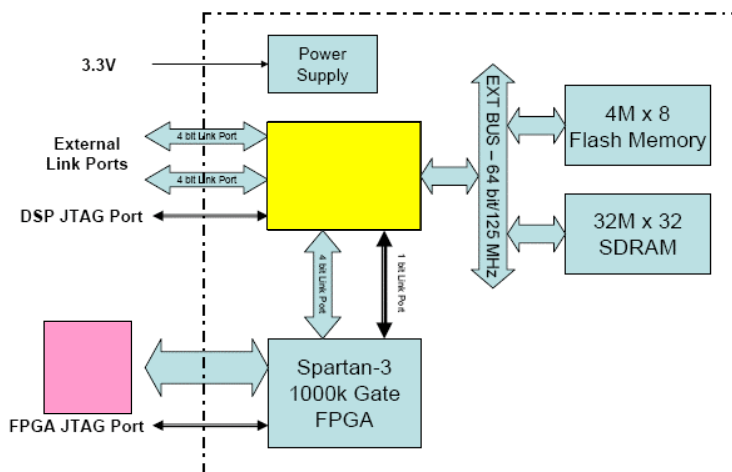
Ze względu na skomplikowany i gęsto upakowany układ wyprowadzeń, zarówno procesora DSP, jak i układu FPGA, w projektowanej aplikacji wykorzystano moduł DSM STSL, zawierający obydwa układy wraz z peryferiami oraz liniami istotnymi dla projektowanej aplikacji i jednocześnie rozmieszczonymi w sposób pozwalający na łatwy montaż modułu na płycie bazowej. Na rysunkach 2 i 3 pokazano widok modułu i konfigurację jego układów wewnętrznych [1, 3]. Należy podkreślić możliwość programowania procesora DSP i układu FPGA za pośrednictwem niezależnych interfejsów JTAG.



TigerSharc

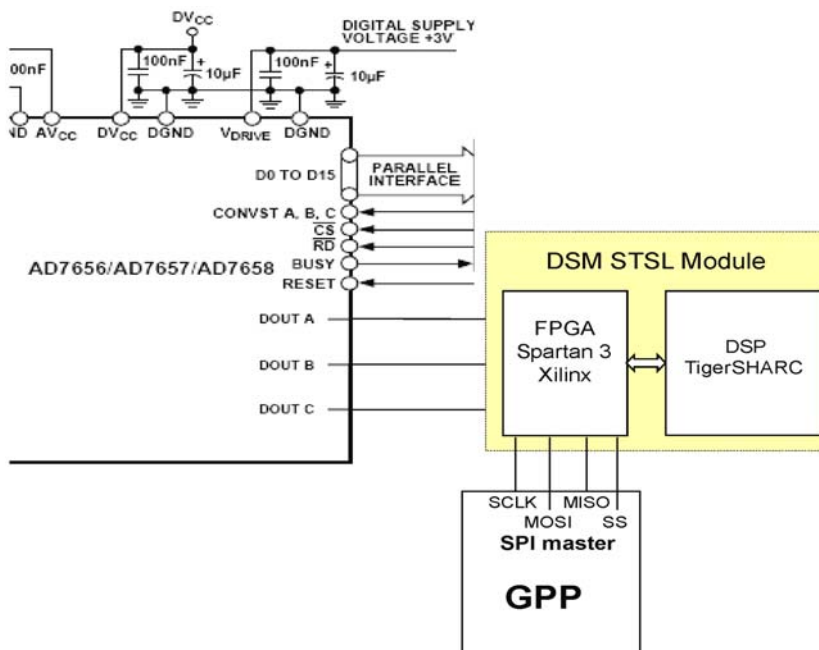
Spartan 3 (FPGA)

**Rys. 2.** Widok modułu DSM STSL [1]



**Rys. 3.** Konfiguracja modułu DSM STSL: User Defined I/O – wejścia/wyjścia do połączenia przetworników ADC oraz procesora GPP [1]

Na rysunku 4 zamieszczono widok 3-liniowego interfejsu szeregowego do przesyłania danych z 6 przetworników ADC scalonych w jednym układzie AD7656 oraz linii interfejsu SPI do komunikacji z procesorem GPP.



**Rys. 4.** Połączenia modułu DSM STSL z przetwornikiem ADC oraz procesorem GPP [4]

W tabeli 1 przedstawiono zestawienie stosowanych wyprowadzeń układu FPGA w połączeniach z przetwornikami ADC [6, 7, 8].

W tabeli 2 zestawiono połączenia linii interfejsu SPI z wykorzystywanymi wyprowadzeniami układu FPGA [4].

**Tabela 1**

Połączenia pomiędzy przetwornikami ADC a układem FPGA [6, 7, 8]

| Przetwornik | Linie ADC  | Linie FPGA | Linie DSM STSL |
|-------------|------------|------------|----------------|
| <b>ADC1</b> | DOUTA_I    | B6L19P     | 102            |
|             | DOUTB_I    | B6L20P     | 104            |
|             | DOUTC_I    | B6L21P     | 106            |
|             | SCLK_I     | B6L21N     | 95             |
|             | BUSY_I     | B6L19N     | 97             |
|             | CS_I       | B6L22N     | 99             |
|             | CONVST_A_I | B6L23N     | 101            |
| <b>ADC2</b> | DOUTA_U    | B7-L19P    | 135            |
|             | DOUTB_U    | B7-L17N    | 137            |
|             | DOUTC_U    | B7-L16N    | 139            |
|             | SCLK_U     | B0-L29N    | 149            |
|             | BUSY_U     | B0-L27N    | 151            |
|             | CS_U       | B0-GCLK6   | 153            |
|             | CONVST_A_U | B0-GCLK7   | 155            |

**Tabela 2**

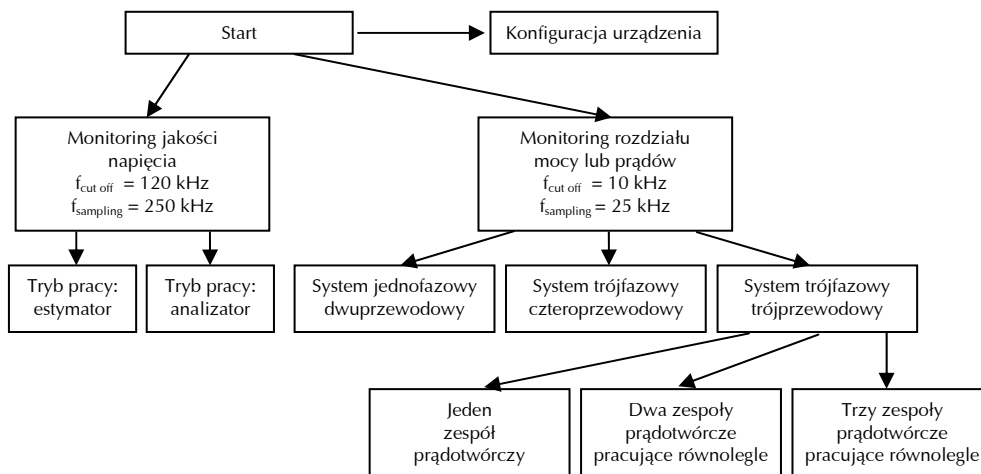
Połączenia pomiędzy liniami interfejsu SPI a układem FPGA [4]

| Linie SPI | Linie FPGA | Linie DSM STSL |
|-----------|------------|----------------|
| SCK0      | B7-L39N    | 120            |
| MISO0     | B7-L23N    | 122            |
| MOSI0     | B7-L21N    | 128            |
| SSEL0     | B7-L24N    | 124            |
| D1        | B7-L22N    | 130            |
| D2        | B7-L40P    | 126            |

## 2. FUNKCJE POMIAROWE NOWEGO ANALIZATORA-ESTYMATORA JAKOŚCI ENERGII ELEKTRYCZNEJ

Konsekwencją dwumodułowej struktury urządzenia oraz przetwarzania sygnałów na potrzeby analizy napięciowej w pasmach do 50. harmonicznej, od 50. harmonicznej do 9 kHz i w paśmie zaburzeń przejściowych, a także odmiennych

wymagań w zakresie przetwarzania sygnałów na potrzeby monitoringu rozdziału mocy i prądów, było przyjęcie dwóch różnych częstotliwości próbkowania oraz dwóch różnych częstotliwości odcięcia filtrów antialiasingowych (rys. 5).



**Rys. 5.** Podstawowa struktura głównych funkcji opracowanego analizatora-estymatora – strzałki wskazują wybór danej funkcji przez użytkownika [4]

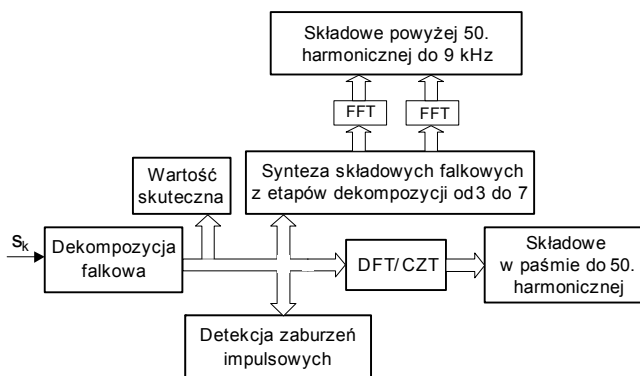
Dodatkowo na rysunku 5 pokazano różne opcje pracy analizatora-estymatora, do wyboru przez użytkownika urządzenia. Wyborowi podlega rodzaj analizy (monitoring napięcia lub monitoring rozdziału mocy/prądów), tryb pracy (analizator lub estymator), a także rodzaj systemu elektroenergetycznego i liczby pracujących równolegle generatorów.

## 2.1. Moduł analizy jakości napięcia

Moduł analizy jakości napięcia jest opracowywany z wykorzystaniem doświadczeń z realizacji prototypu estymatora-analizatora jakości energii elektrycznej, dedykowanego pomiarom parametrów napięcia zasilającego [16]. Rozwiązania wówczas zaproponowane zostaną wykorzystane przy budowie nowego przyrządu. Po przeprowadzeniu wielu badań symulacyjnych i eksperymentalnych stwierdzono, że metody pomiaru parametrów jakości energii elektrycznej rekomendowane w normie PN-EN 61000-4-7 [5] są nieodpowiednie do zastosowań okrętowych [9,13], ze względu na charakterystyki sygnałów występujących w tych systemach [9,14]. Rozwiązaniem tego problemu jest komplementarne zastosowanie wybranych narzędzi cyfrowego przetwarzania sygnałów, takich jak: dyskretna transformacja falkowa oraz dyskretna transformacja Fouriera DFT, wraz z algorytmem szybkiej transformacji FFT, a także transformacja świergotowa CZT [10–12].

Przyjęto rozwiązanie [12], w którym zamiast oryginalnych próbek sygnału składowe falkowe z wybranych poziomów dekompozycji stanowią ciąg danych

wejściowych do innych metod przetwarzania sygnału. Ostatecznie na podstawie składowych falkowych z odpowiednich etapów dekompozycji wyznaczane są takie parametry, jak: wartość skuteczna [14], podgrupy harmoniczných i interharmoniczných [10–12] oraz składowe w paśmie częstotliwości powyżej pasma harmoniczných do 9 kHz [12]. Uproszczony schemat blokowy algorytmu przetwarzania sygnału zaimplementowany w zbudowanym prototypie pokazano na rysunku 6.



**Rys. 6.** Uproszczony schemat blokowy algorytmu przetwarzania sygnałów zaimplementowany w estymatorze-analizatorze jakości energii elektrycznej [4]

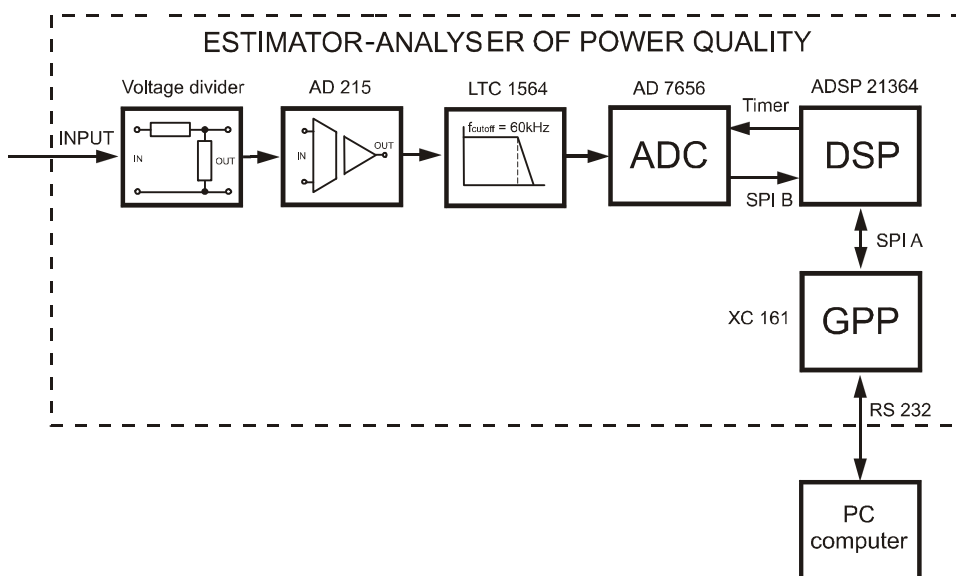
W przypadku wspomnianego przyrządu zastosowano dwa tryby pracy [12]:

- tryb pracy „analizator”, w którym wyznaczane są wszystkie wymagane parametry jakości energii elektrycznej, według stałego algorytmu przetwarzania sygnału,
- tryb pracy „estymator”, w którym wykrywane i wyznaczane są tylko te wskaźniki, których bieżące wartości przekraczają wcześniej określone wartości graniczne, wykorzystujący wieloetapowe przetwarzanie sygnału i zmienne algorytmy przetwarzania.

Wprowadzenie trybu pracy „estymator” umożliwiło zmniejszenie złożoności obliczeniowej algorytmu przetwarzania sygnału [12]. Szczegóły zastosowanych rozwiązań w warstwie programistycznej zawarto w pracach [10–12, 14, 16].

W przypadku omawianego przyrządu zastosowano częstotliwość próbkowania równą 148917,8 Hz i częstotliwość odcięcia filtrów antialiasingowych równą 60 kHz. Przyjęcie częstotliwości próbkowania równej 148917,8 Hz zapewnia zgrubną synchronizację częstotliwości próbkowania z częstotliwością nominalną systemu równą 50 Hz. (Dokładna synchronizacja była niemożliwa ze względu na parametry zastosowanych układów elektronicznych). Analiza widmowa może być wówczas realizowana za pomocą FFT i okna prostokątnego, jeśli częstotliwość sygnału wejściowego jest równa częstotliwości nominalnej  $\pm 0,03\%$ . W pozostałych przypadkach należy zastosować inne, wcześniej wspomniane narzędzia przetwarzania sygnału.

Strukturę jednego kanału wejściowego omawianego przyrządu pokazano na rysunku 7 [15].



**Rys. 7.** Schemat blokowy pojedynczego toru pomiarowego omawianego urządzenia; ADSP 21364 – procesor sygnałowy, XC 161 – procesor ogólnego przeznaczenia, AD 7656 – przetwornik analogowo-cyfrowy, AD 215 – wzmacniacz sygnałowy, operacyjny z izolacją galwaniczną, LTC1564 – programowalny filtr antialiasingowy [15]

W przypadku nowobudowanego urządzenia analizatora-estymatora jakości energii elektrycznej zaproponowano zbliżone rozwiązanie do tego przedstawionego na rysunku 7 i pozytywnie zweryfikowanego w czasie badań eksperymentalnych zbudowanego prototypu. Najważniejszą zmianą będzie zastosowanie nowego procesora sygnałowego, o większej mocy obliczeniowej. W miejsce dotychczas stosowanego procesora z rodziny SHARC ADSP 21364 zaproponowano procesor TigerSHARC ADSP TS-201 – umożliwi to zwiększenie liczby analizowanych kanałów i pasma analizowanych częstotliwości, dzięki zwiększeniu częstotliwości próbkowania. Ostatecznie planowane jest zwiększenie częstotliwości próbkowania do 250 kHz i częstotliwości odcięcia filtrów antialiasingowych do 100 kHz. W konsekwencji poprawi się funkcjonalność urządzenia, przede wszystkim zwiększą się możliwości oceny zaburzeń impulsowych.

W nowobudowanym przyrządzie planowane są następujące zmiany (w stosunku do już istniejącego rozwiązania i modułu analizy jakości napięcia):

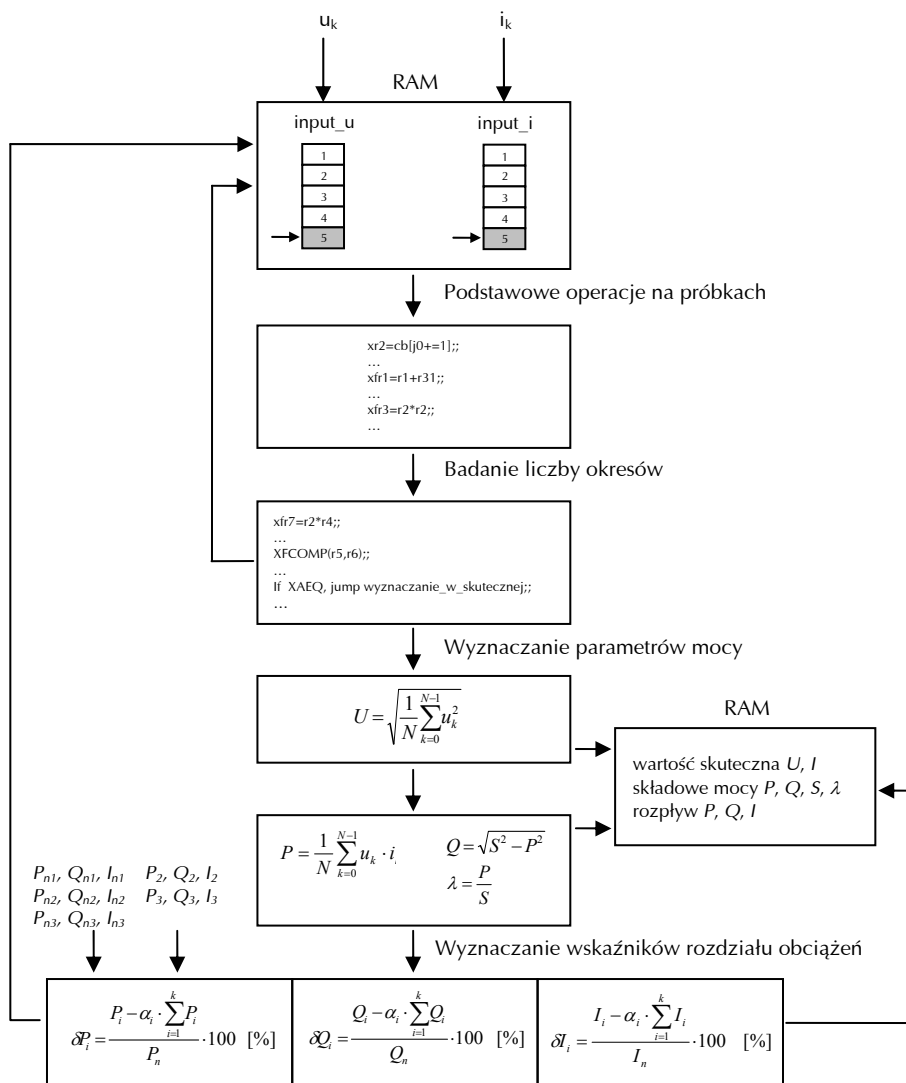
- zmiana procesorów: sygnałowego i ogólnego przeznaczenia,
- zwiększenie liczby kanałów wejściowych,
- zwiększenie częstotliwości próbkowania i częstotliwości odcięcia filtrów antialiasingowych,
- modyfikacja metod i algorytmów detekcji i pomiaru parametrów zaburzeń impulsowych.



## 2.2. Moduł analizy mocy i prądów

Moduł programowy analizy mocy i prądów zawiera procedury wyznaczania parametrów energetycznych, opisujących procesy towarzyszące przesyłowi energii elektrycznej w badanym systemie.

Na rysunku 8 przedstawiono algorytm programu realizującego zadania wyznaczania wartości następujących wielkości: wartości skutecznych napięcia, prądu, składowych mocy czynnej, biernej, pozornej, współczynnika mocy czynnej i wskaźników rozplywu mocy czynnej, biernej oraz prądu [2].



Rys. 8. Algorytm pracy programu, w wyniku którego wyznaczane są parametry mocy [2]

W pamięci RAM procesora DSP, w zmiennych „input\_u”, „input\_i” umieszczane są kolejno próbki przebiegów napięcia  $u_k$  i prądu  $i_k$  odbierane z przetwornika ADC. Do przechowywania próbek wejściowych napięcia i prądu w pamięci założono dwa bufony kołowe. Na próbkach odbieranych cyklicznie z buforów wykonywane są podstawowe operacje: umieszczanie próbki w rejestrze, zliczanie próbek, obliczanie ich iloczynów oraz sum iloczynów. Operacje te wykonywane są w celu wyznaczenia wartości skutecznych napięć, prądów oraz mocy czynnej. Następnie, na podstawie przebiegu napięcia, odbywa się wyznaczanie momentów przejść przez zero, w celu ustalenia okna pomiarowego (10 okresów) badanych przebiegów. Powyższe operacje powtarzane są dotąd, aż zostanie określone okno pomiarowe, a gdy to nastąpi, program rozpoczyna wyznaczanie wartości skutecznych napięcia i prądu. W kolejnym etapie algorytmu obliczane są składowe mocy  $P$ ,  $S$ ,  $Q$ ,  $\lambda$ , zgodnie z zależnościami zamieszczonymi na rysunku 8, tj.:

$$P = \frac{1}{N} \sum_{k=0}^{N-1} u_k \cdot i_k, \quad (1)$$

$$S = U \cdot I, \quad (2)$$

$$Q = \sqrt{S^2 - P^2}, \quad (3)$$

$$\lambda = \frac{P}{S}, \quad (4)$$

gdzie:

- $u_k$  – kolejna próbka napięcia,
- $i_k$  – kolejna próbka prądu,
- $N$  – liczba próbek w badanym okresie,
- $U$  – wartość skuteczna napięcia,
- $I$  – wartość skuteczna prądu,
- $P$  – moc czynna,
- $S$  – moc pozorna,
- $Q$  – moc bierna,
- $\lambda$  – współczynnik mocy.

Moc pozorna układu trójfazowego obliczana jest z zależności:

$$S_{3f} = 3 \cdot U_{3f} \cdot I_{3f}, \quad (5)$$

gdzie:

- $S_{3f}$  – moc pozorna układu trójfazowego,
- wartości napięcia zastępczego  $U_{3f}$  i prądu zastępczego  $I_{3f}$  są wyznaczone na podstawie zależności:

$$U_{3f}^2 = \frac{1}{3} (U_1^2 + U_2^2 + U_3^2), \quad (6)$$

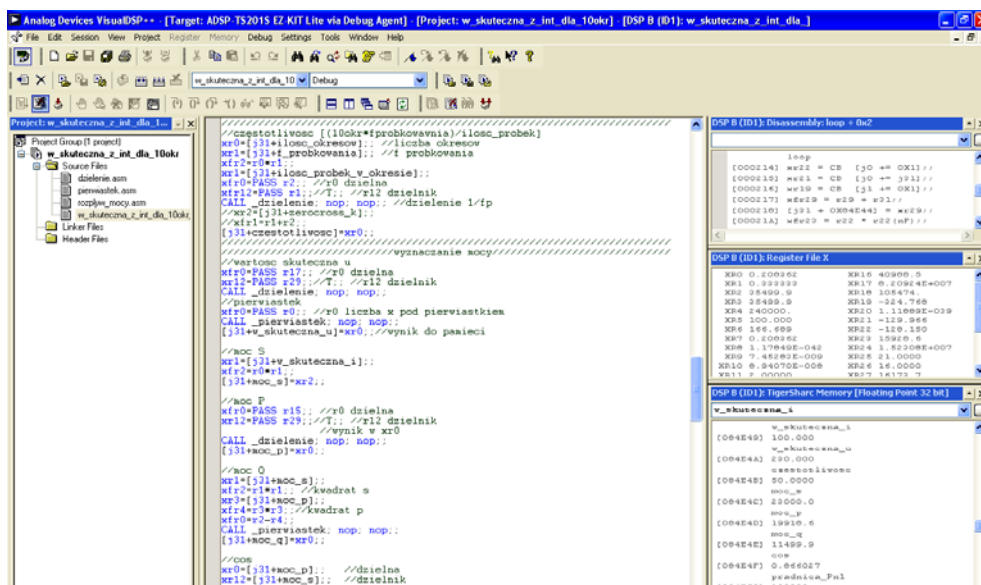
$$I_{3f}^2 = \frac{1}{3} (I_1^2 + I_2^2 + I_3^2), \quad (7)$$

przy czym:  $U_1, U_2, U_3, I_1, I_2, I_3$  – rzeczywiste wartości skuteczne napięć i prądów fazowych.

W końcowej części algorytmu odbywa się wyznaczanie współczynników rozdziału obciążeń:  $\delta P, \delta Q, \delta I$ . Do obliczenia współczynników potrzebne są parametry znamionowe prądnic, podane przez użytkownika:  $P_n, Q_n, I_n$ . Algorytm rozpisany jest dla jednego toru pomiarowego napięcia i prądu, zatem na schemacie blokowym zaznaczono także parametry  $P_{2(3)}, Q_{2(3)}, I_{2(3)}$  pozostałych prądnic, wyznaczane analogicznie, wymagane do wyznaczenia rozplywów obciążeń między równolegle pracującymi prądnicami.

Na każdym etapie wyznaczania wartości parametrów mocy wyniki obliczeń cząstkowych umieszczane są w komórkach pamięci RAM procesora. Po wykonaniu sekwencji procedur obliczeniowych program wraca do początku, ponownie rozpoczyna się odczyt próbek z buforów wejściowych i cały wyżej opisany cykl się powtarza.

Omówione powyżej procedury wyznaczania poszczególnych parametrów opisujących jakość energii elektrycznej w badanym systemie elektroenergetycznym zostały wstępnie zweryfikowane z wykorzystaniem zestawów uruchomieniowych z procesorami TigerShark ADSP-TS201s EZ-Kit [17]. Na rysunku 9 przedstawiono przykładowe okno w środowisku Visual DSP++ zawierające uruchamiany program do wyznaczania mocy.



**Rys. 9.** Widok ekranu programu Visual DSP++ z uruchomionym oprogramowaniem procesora [4]

### 3. INTERFEJS UŻYTKOWNIKA ANALIZATORA-ESTYMATORA JAKOŚCI ENERGII ELEKTRYCZNEJ

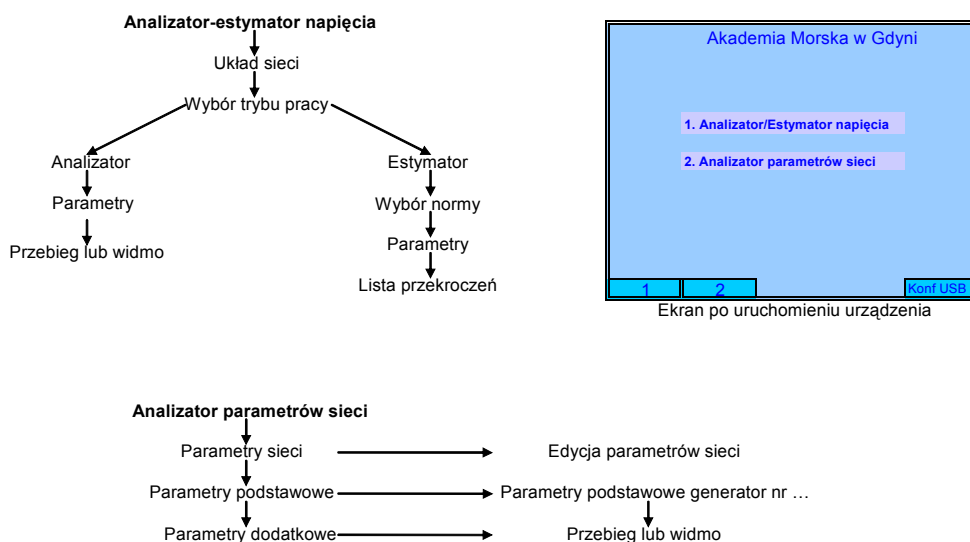
Interfejs użytkownika, wykonywany w module GPP, składa się z ekranu LCD o rozdzielczości: 320 × 240 pikseli oraz klawiatury numerycznej wraz z dodatkowymi kursorami i klawiszem potwierdzenia oraz pięcioma klawiszami funkcyjnymi pod wyświetlaczem, przeznaczonymi do szybkiego wybierania podstawowych opcji pracy urządzenia. Jeden z nich, umieszczony w prawym dolnym rogu z oznaczeniem „Powrót”, umożliwia przejście do ekranu poprzedniego. Dodatkowo, przytrzymanie go przez 3 sekundy pozwala na bezpośrednie przemieszczanie się z dowolnego okna do menu głównego.

Na rysunku 10 pokazano ekran startowy oraz schemat (w formie grafu) poruszania się po menu urządzenia. Po uruchomieniu użytkownik ma do wyboru dwa podstawowe tryby pracy:

1 – analizator-estymator napięcia,

2 – analizator parametrów sieci.

Oprócz tego, w tym oknie można dokonać wyboru konfiguracji interfejsu USB w zakresie miejsca zapisywania danych pomiarowych. Na rysunku 11 pokazano pierwsze ekrany menu urządzenia po wyborze funkcji po rozpoczęciu pracy z urządzeniem.

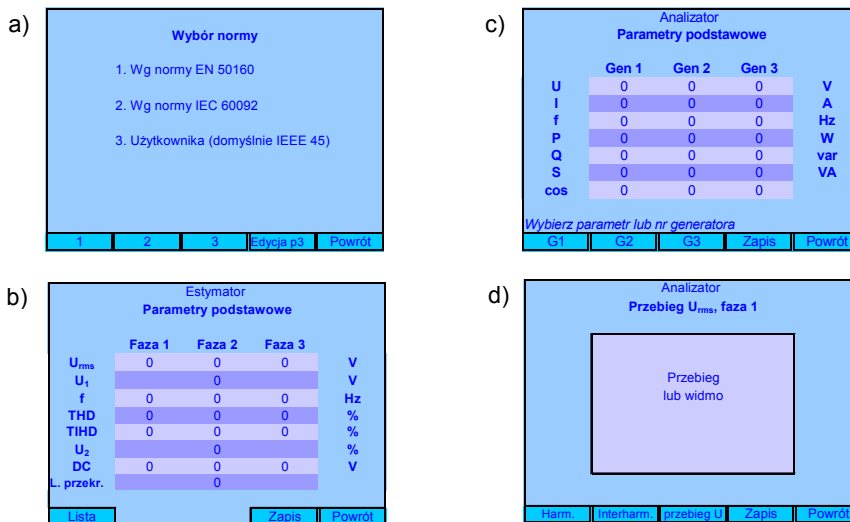


**Rys. 10.** Schemat działania menu urządzenia – ekrany sekcji analizator-estymator napięcia oraz analizator parametrów sieci [4]



**Rys. 11.** Widok pierwszych ekranów menu urządzenia [4]

W trybie „analizator-estymator napięcia” istnieje możliwość wskazania układu sieci (jednofazowa, trójfazowa-trójprzewodowa, trójfazowa-czteroprzewodowa), a dalej opcji analizatora lub estymatora. W pierwszej z nich analizowane będą aktualne wartości parametrów podstawowych napięcia oraz ich przebiegi lub widma, natomiast w drugiej analizowane będą ich wartości pod kątem przekroczenia poziomów dopuszczalnych (rys. 12b), określonych w wybranej normie (rys. 12a). Uzyskane wyniki pomiarów można pokazać w formie listy przekroczeń (estymator) lub zapisać je w pamięci trwałej do pliku (analizator, estymator).



**Rys. 12.** Wybrane okna menu urządzenia: a) b) – sekcja analizator-estymator napięcia, c) d) – sekcja analizator parametrów sieci [4]

W przypadku trybu „analyzer parametrów sieci” dodatkowo można edytować parametry nominalne źródeł zasilania (prądnic), a po wybraniu układu sieci możliwe jest wyznaczanie i analiza wybranych parametrów pracy poszczególnych sieci lub generatorów, wizualizacja w postaci aktualnych wartości (rys. 12c) bądź w formie przebiegu lub widma (rys. 12d). Również w tym przypadku wyniki pomiarów można zapisać do pliku.

Na rysunku 12a pokazano dostępne normy, zgodnie z którymi badane są przekroczenia wartości dopuszczalnych podstawowych parametrów charakteryzujących jakość napięcia, mianowicie: EN 50160, IEC 60092 oraz użytkownika (standard IEEE 45). Rysunek 12b przedstawia listę parametrów napięcia podlegających analizie (zarówno w opcji analyzer, jak i estymator) – są to: wartość skuteczna, składowa podstawowa, częstotliwość, współczynnik zawartości harmonicznych i interharmonicznych, współczynnik asymetrii, składowa stała.

Na rysunku 12c przedstawiono okno menu z listą parametrów dla trybu „analyzer parametrów sieci”. W tym oknie istnieje możliwość obserwacji wartości parametrów poszczególnych prądnic lub każdej z osobna (z podziałem na fazy). W obydwu przypadkach obserwacji podlegają: wartość skuteczna napięcia i prądu, częstotliwość, moce czynna, bierna, pozorna, współczynnik mocy. Oprócz wymienionych wielkości możliwa jest także analiza parametrów dodatkowych: napięcia – wartości skutecznej, składowej podstawowej, współczynnika zawartości harmonicznych i interharmonicznych, współczynnika asymetrii; prądu – wartości skutecznej, współczynnika zawartości harmonicznych i interharmonicznych, współczynnika asymetrii oraz rozdziału obciążeń – prądów, mocy czynnych i mocy biernych. Jeżeli zostanie wybrany ekran wizualizacji przebiegu lub widma (rys. 12d), wówczas użytkownik ma możliwość obserwacji przebiegów napięć, prądów oraz ich widma harmonicznych bądź interharmonicznych.

Reasumując: użytkownik ma do dyspozycji przejrzyste, czytelne ekrany oraz jasno określony algorytm obsługi menu. Dzięki intuicyjnemu interfejsowi oraz wielofunkcyjnej klawiaturze zapewniono wygodę użytkownika przyrządu.

## PODSUMOWANIE

W artykule obejmującym dwie części przedstawiono nowy uniwersalny analyzer-estymator jakości energii elektrycznej, opracowywany w ramach grantu rozwojowego R0102703 w Katedrze Elektroenergetyki Okrętowej Akademii Morskiej w Gdyni.

W części I (s. 7–19) omówiono genezę i zarys koncepcji urządzenia. W części II artykułu przedstawiono zasadnicze elementy składowe struktury sprzętowej przyrządu oraz realizowane w nim funkcje pomiarowe. Ze względu na możliwość wyraźnego wyszczególnienia dwóch konfiguracji funkcjonowania przyrządu (analyzer-estymator) omówiono odrębnie *Moduł analizy jakości napięcia* oraz *Moduł analizy mocy i prądów*.

Dla zobrazowania możliwości funkcjonalnych przyrządu przedstawiono interfejs użytkownika, złożony ze specjalizowanej klawiatury i wyświetlacza LCD, a także założenia nawigacji pomiędzy poszczególnymi oknami menu.

## LITERATURA

1. DSM STSL (Single TigerShare with Logic), Technical Data, Kaztek Systems, 2006.
2. Górniak M., *Wyznaczanie składowych mocy z wykorzystaniem funkcji korelacji*, *Pomiary Automatyka Kontrola*, 2010, vol. 56, nr 5, s. 464–470.
3. Kaztek STSL, DSP Link Port Interface, Application Note S0611001, Kaztek Systems, 2006.
4. Mindykowski J. i inni, *Uniwersalne analizatory-estymatory jakości energii elektrycznej, w szczególności do zastosowań w izolowanych systemach elektroenergetycznych*, projekt badawczo-rozwojowy R0102703 finansowany przez MN i SW, 2007–2011.
5. PN-EN 61000-4-7, *Kompatybilność elektromagnetyczna (EMC). Część 4–7: Metody badań i pomiarów – Ogólny przewodnik dotyczący pomiarów harmonicznych i interharmonicznych oraz stosowanych do tego celu przyrządów pomiarowych dla sieci zasilających i przyłączonych do nich urządzeń*.
6. Powering and Configuring Spartan-3 Generation FPGAs in Compliant PCI Applications, Application Note Xapp457, Xilinx, 8 June 2007.
7. Spartan-3 Generation Configuration User Guide, Application Note UG332 (v1.5) Xilinx, 16 March 2009.
8. Spartan-3 Generation FPGA User Guide, Application Note UG331 (v1.5), Xilinx, 21 January 2009.
9. Tarasiuk T., *Comparative study of various methods of DFT calculation in the wake of IEC Standard 61000-4-7*, *IEEE Transactions on Instrumentation and Measurement*, 2009, vol. 58, no. 10, s. 3666–3677.
10. Tarasiuk T., *Hybrid wavelet-Fourier method for harmonics and harmonic subgroups measurement – case study*, *IEEE Transactions on Power Delivery*, 2007, vol. 22, no. 1, s. 4–17.
11. Tarasiuk T., *Hybrid wavelet-Fourier spectrum analysis*, *IEEE Transactions on Power Delivery*, 2004, vol. 19, no. 3, s. 957–964.
12. Tarasiuk T., *Ocena jakości energii elektrycznej w okrętowych systemach elektroenergetycznych z wykorzystaniem procesorów sygnałowych*, Wydawnictwo Akademii Morskiej w Gdyni, Gdynia 2009.
13. Tarasiuk T., *Problems of spectrum estimation in ships' electric power networks*, 8<sup>th</sup> International Conference „Electrical Power Quality and Utilization”, Cracow, 21–23 September 2005, s. 241–246.
14. Tarasiuk T., *The method based on original DBFs for fast estimation of waveform distortions in ship systems – Case Study*, *IEEE Transactions on Instrumentation and Measurement*, 2008, vol. 57, no. 5, s. 1041–1050.
15. Tarasiuk T., Szweda M., *DSP instrument for transient monitoring*, przyjęty do publikacji w *Computer Standards and Interfaces*, Elsevier, 2011, no. 33, s. 182–190.
16. Tarasiuk T., Tarasiuk M., Szweda M., *Opracowanie nowej metody i instrumentarium pomiarowego do szybkiej oceny jakości energii elektrycznej*, sprawozdanie z realizacji projektu badawczego nr 3T10C02027, Gdynia 2007.
17. Visual DSP++ v.5.0, Getting Started Guide, Revision 3.0, Analog Devices, August 2007.

## UNIVERSAL ANALYSER-ESTIMATOR OF ELECTRIC POWER QUALITY PART II. DESIGN AND TECHNICAL REALIZATION

### Summary

*In the paper, divided into two parts, the new universal analyser-estimator of electric power quality carried out within the research grant R012703 in the Ship Electrical Power Engineering Department, Gdynia Maritime University is presented. In the first part a genesis and concept of this new device is discussed, while in the second one its designing conditions concerning the operational and hardware functions as well as constructional aspects are shown. A technical realization of the device under consideration is based on the advanced DSP TigerSHARC technology with a use of the dedicated FPGA modules.*