Witold J. Stepowicz, Krzysztof Górecki
Akademia Morska w Gdyni

ELEKTRYCZNOŚĆ STATYCZNA (ESD)

W pracy przedstawiono podstawowe informacje na temat zagrożeń dla elementów i układów elektronicznych ze strony wyładowań elektrostatycznych. Wskazano mechanizm powstawania takich wyładowań oraz sposób pomiaru odporności elementów elektronicznych na te wyładowania. Opisano również sposoby zabezpieczania tych elementów przed uszkodzeniem na skutek wyładowań elektrostatycznych na etapie wytwarzania oraz ich eksploatacji.

Słowa kluczowe: *wyładowania elektrostatyczne, ESD, przyrządy półprzewodnikowe.*

WSTĘP

Impulsowe zagrożenia elektromagnetyczne stanowią jeden z najważniejszych czynników decydujących o niezawodności urządzeń i systemów elektronicznych [1, 3]. Źródła tych zagrożeń, występujących relatywnie rzadko, mogą mieć charakter zewnętrzny w postaci wyładowań atmosferycznych, przełączeń i zwarć w systemach dystrybucji mocy elektrycznej lub charakter lokalny w postaci zaników napięcia i przepięć w sieci przemysłowej oraz w postaci elektryczności statycznej. Do zakłóceń lokalnych można także zaliczyć zjawiska szumowe występujące w elementach półprzewodnikowych [2].

W celu zabezpieczenia urządzeń elektronicznych przed zagrożeniami wykorzystuje się szereg elementów takich jak np. najprostsze z nich – kondensatory, następnie warystory, specjalnie zaprojektowane zabezpieczające diody lawinowe (Zenera), wielowarstwowe struktury pnpn o charakterystykach tyrystorowych, specjalne podukłady dodatkowo wytworzone w układach scalonych, elementy („koraliki") ferrytowe oraz elementy gazowe gaszące łuk elektryczny. Należy dodać, że żadne z tych zabezpieczeń nie zapewnia pełnej bezawaryjnej pracy urządzeń.

Elektryczność statyczna (wyładowania elektrostatyczne – *Electrostatic Discharge*, ESD), należąca do zagrożeń lokalnych, zajmuje pierwsze miejsce w statystyce uszkodzeń katastroficznych elementów półprzewodnikowych i układów scalonych. Według szacunków z 2001 roku około 35% uszkodzeń układów scalonych, wykorzystanych w urządzeniach elektronicznych, spowodowała elektryczność statyczna. Szczególnie dużą rolę odgrywa ona w technice informatycznej, gdzie może przynieść zarówno uszkodzenia katastroficzne, jak i uszkodzenia funkcjonalne, polegające np. na zakłóceniu działania prowadzącego do zawieszenia się wykonywanego programu przez komputer. Warto dodać, że pojawianie się

w urządzeniu elektronicznym zagrożenia w formie elektryczności statycznej w danym momencie oraz o określonej amplitudzie i czasie trwania ma charakter statystyczny.

Pojawianie się ładunków elektrostatycznych przy pocieraniu lub rozpylaniu nieprzewodzących ciał stałych jest znane od dawna, jako klasyczny przykład można tu podać gromadzenie się ładunku na pocieranym bursztynie. Wprowadzenie po II wojnie światowej tworzyw sztucznych do wielu przedmiotów powszechnego użytku, jak też wykorzystanie ich w produkcji sprzętu elektronicznego, ujawniło wiele problemów związanych z elektrycznością statyczną. Gromadzenie się ładunku na ciele człowieka może być wynikiem chodzenia po dywanie lub wykładzinie z włókna sztucznego (tzw. tryboelektryczność). Zgromadzony ładunek powoduje powstanie pola elektrostatycznego.

Zasadnicze niebezpieczeństwo dla elementów i urządzeń elektronicznych wiąże się z wyładowaniem elektrostatycznym, polegającym na zetknięciu lub zbliżeniu naładowanego obiektu do urządzenia. Zetknięcie powoduje przepływ ładunku aż do wyrównania się potencjałów elektrycznych obu obiektów. Niekiedy ESD jest połączone z przeskokiem iskry między obiektami. Typowa wartość ładunku gromadzącego się na ciele człowieka, zależna od wilgotności panującej w pomieszczeniu, zawiera się w granicy od ułamka mikrokulomba do kilku mikrokulombów. Omawiane zjawisko można modelować jako rozładowanie kondensatora o pojemności 80–500 pF, naładowanego do napięcia 10–15 kV. Energia wyładowania może więc sięgać nawet kilkuset milidżuli. Człowiek odczuwa rozładowanie, jeżeli napięcie rozładowania jest większe od 4 kV. Elementy wrażliwe na wyładowanie elektrostatyczne (*electrostatic discharge sensitive devices*) mają różne, szacunkowe wartości napięcia powodującego uszkodzenie; dla przykładu dla analogowego układu scalonego zawiera się ono w granicach od 190–2500 V, natomiast dla rezystora w taśmie (przeznaczonego do montażu powierzchniowego) w granicach od 300 do 3000 V.

Niniejsza praca ma charakter przeglądowy i zawiera podstawowe informacje dotyczące wpływu elektryczności statycznej na elementy i układy elektroniczne.

1. ZAPOBIEGANIE USZKODZENIOM WYWOŁANYM PRZEZ ESD

Zapobieganie uszkodzeniom, spowodowanym elektrycznością statyczną, powinno uniemożliwiać gromadzenie się ładunków elektrycznych na materiałach nieprzewodzących. W razie ich powstania należy przede wszystkim zapewnić odprowadzanie ładunków elektrycznych i ich neutralizację. Aby zapobieganie uszkodzeniom było efektywne, trzeba znać mechanizmy ich powstawania oraz opracować metody zabezpieczenia przed nimi.

Zapobieganie uszkodzeniom ma miejsce zarówno na etapie produkcji elementów półprzewodnikowych, jak i ich dystrybucji oraz produkcji sprzętu elektronicznego, a także w trakcie eksploatacji tego sprzętu. Na etapie produkcji elementów półprzewodnikowych i układów scalonych elektryzowanie się

powierzchni podłoża krzemowego ma jeszcze inne poważne konsekwencje. Naelektryzowana powierzchnia przyciąga bowiem różne zanieczyszczenia z otoczenia w postaci pyłków, które muszą być usunięte przed procesem litografii, gdyż ich obecność może zniekształcić odtwarzane wzory na powierzchni układu i ostatecznie zmniejszyć uzysk. Problemy związane z ESD stają się coraz bardziej istotne ze wzrostem stopnia integracji układów scalonych. Do transportu elementów czułych na ESD są wykorzystywane specjalne pojemniki z tworzyw sztucznych o metalizowanych powierzchniach.

W celu zapobiegania uszkodzeniom w zakładach produkcji sprzętu elektronicznego należy zapewnić dobre uziemienie zarówno urządzeń produkcyjnych, jak i personelu, np. osoby zajmujące się montażem sprzętu powinny mieć specjalne bransolety na ręku, zapewniające odpływ ładunków. Ważna jest też wilgotność pomieszczeń, rodzaj wykładziny na podłodze, powierzchnia stołu montażowego i jego uziemienie, ubranie i obuwie noszone przez personel oraz urządzenia kontrolujące jakość uziemienia. W celu neutralizacji ładunków można wykorzystać jonizację powietrza w pomieszczeniu produkcyjnym. Pomieszczenia, które są zaprojektowane pod kątem jak najlepszej ochrony przed ESD, noszą angielską nazwę ESD *protected area* (EPA).

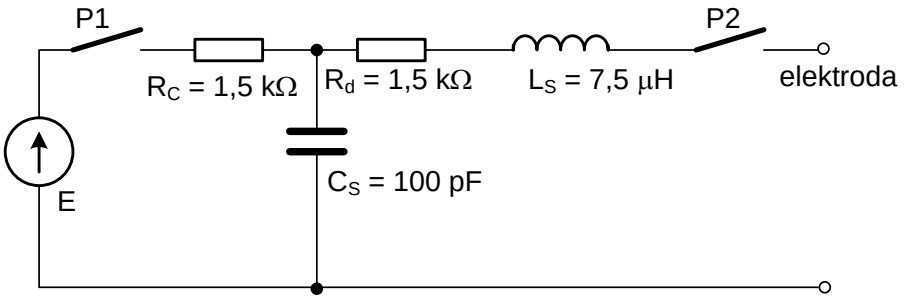
2. BADANIE ODPORNOŚCI NA ESD

Badanie odporności elementów i układów scalonych na elektryczność statyczną jest obecnie określone przez szereg norm, opracowanych przez takie organizacje o zasięgu międzynarodowym i krajowym jak armia amerykańska (MIL STD *Military Standard*) lub IEC (*International Electrotechnical Commision*, norma IEC 801-2). Normy te są przeważnie włączone do norm dotyczących kompatybilności elektromagnetycznej urządzeń i systemów elektronicznych. Normy obowiązujące w Unii Europejskiej są zbliżone do wymagań IEC.

Przykładowo, zgodnie z normą IEC 801-2 zalecane są dwa rodzaje badań:

- badania, w których elektroda powodująca wyładowanie dotyka urządzenia (*contact discharge*) – częściej stosowane;
- badania, w których następuje wyładowanie w powietrzu (*air discharge*).

Schemat układowy symulatora wyładowań elektrostatycznych w postaci generatora testowego pokazano na rysunku 1, gdzie R_c to rezystancja ładowania kondensatora C_s (przy zwartym przełączniku P1 i rozwartym P2), R_d – rezystancja rozładowania, L_s – indukcyjność obwodu rozładowania. Źródło napięciowe o stałej wydajności E powinno zapewnić napięcie zależne od poziomu badań, zarówno o polaryzacji dodatniej, jak i ujemnej, ponieważ niektóre elementy półprzewodnikowe są wrażliwe na polaryzację napięcia. Ten układ odpowiada modelowi rozładowania HBM (*Human Body Model*), gdyż najlepiej odpowiada on sytuacji, gdy element półprzewodnikowy jest narażony na ładunek elektryczny zgromadzony na ciele człowieka.



Rys. 1. Schemat symulatora wyładowań elektrostatycznych

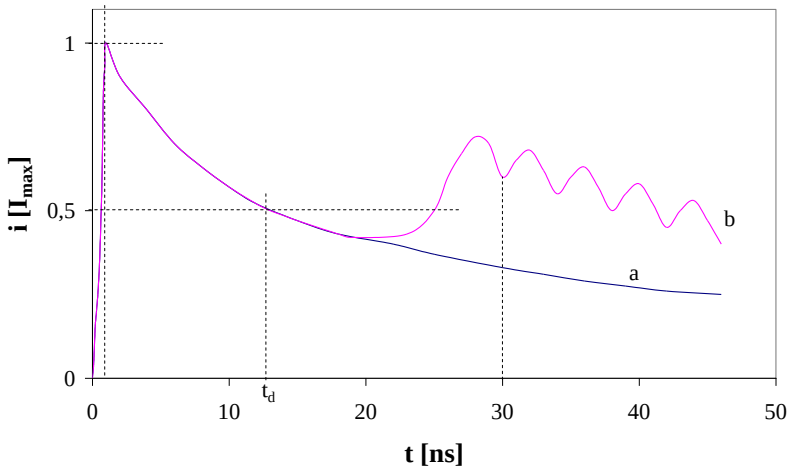
Fig. 1. *Diagram of electrostatic discharge simulator*

Na rysunku 2 pokazano przykładowe kształty impulsów prądowych, otrzymane z omówionego wyżej układu symulatora, zależne od rodzaju elektrody, powstałe po naładowaniu, a następnie po rozładowaniu kondensatora C_s.

Czas narastania impulsu (niezaznaczony na rysunku 2), równy około 1 ns, jest zdefiniowany jako przedział czasu liczony od chwili osiągnięcia przez impuls 10% wartości maksymalnej do chwili osiągnięcia 90% wartości maksymalnej. Najkrótsze czasy narastania, o wartościach mniejszych od 1 ns, odpowiadają wyładowaniu z przedmiotu metalowego trzymanego w ręku. Czas trwania impulsu t_d jest zdefiniowany jako przedział czasu liczony od chwili osiągnięcia przez impuls wartości maksymalnej do chwili zmniejszenia tej wartości do 50% wartości maksymalnej.

W przypadku rozładowania ładunku zgromadzonego na ciele człowieka wartości czasów narastania i trwania impulsu są do siebie zbliżone. Faza opadania impulsu, przeważnie zgodna z zależnością eksponencjalną, jest pokazana na rysunku 2 jako krzywa *a*, która dobrze modeluje przebieg uzyskany z HBM. Natomiast krzywa *b* odpowiada przebiegowi uzyskanemu z innego niż HBM modelu i wówczas przebieg w fazie opadania impulsu może mieć charakter drgań tłumionych. Pokazanym na rysunku 2 impulsom odpowiada pasmo częstotliwości rzędu kilkuset megaherców. Podawane przebiegi impulsu prądowego odpowiadają badaniu obiektu o zerowej impedancji.

Warto dodać, że podobny kształt do przebiegu pokazanego na rysunku 2 (krzywa *a*) mają przebiegi stosowane w telekomunikacji do określania odporności elementów zabezpieczających na zakłócenia związane z przepięciami. Jednym z nich jest standardowy przebieg 8 μs/20 μs, co oznacza, że czas narastania impulsu wynosi 8 μs, a czas opadania 20 μs.



Rys. 2. Przykładowe przebiegi impulsów prądowych z układu pokazanego na rysunku 1

Fig. 2. *Examples of current waveforms in the circuit shown in Figure 1*

Istnieją również inne, oprócz najbardziej popularnego modelu HBM, modele do symulacji ESD – są to modele MM (*Machine Model)* dobrze modelujący zagrożenia ESD podczas automatycznego testowania układów, CDM *(Charge Device Model)*, TLP *(Transmission Line Pulse)* oraz IEC model. Zasadnicze różnice między nimi dotyczą wartości pojemności, która ulega rozładowaniu oraz impedancji obwodu rozładowania. Przykładowo, model IEC różni się od modelu HBM wartościami elementów obwodu: rezystancja ładowania kondensatora o pojemności 150 pF wynosi 50–100 Ω, rezystancja rozładowania jest równa 330 Ω, natomiast indukcyjność obwodu rozładowania jest pominięta.

3. USZKODZENIA POWODOWANE PRZEZ ESD

Odporność na uszkodzenia katastroficzne wywołane elektrycznością statyczną zależy od technologii wytwarzania elementów półprzewodnikowych i już w trakcie jej opracowywania powinno uwzględnić się rozwiązania, zwiększające odporność układów scalonych na elektryczność statyczną. Elementy lub podukłady, chroniące układ scalony przez uszkodzeniami, są przeważnie umieszczone w obwodzie wejściowym i wyjściowym oraz w obwodzie zasilania. Mają one zapewnić możliwość powstania ścieżki o małej impedancji dla przepływu ładunku wynikającego z elektryczności statycznej. W układach scalonych CMOS często do ochrony tranzystorów MOS przed uszkodzeniem są np. stosowane proste podukłady zawierające złącza pn oraz rezystory. Elementy zabezpieczające układy scalone

przed ESD wymagają dodatkowej powierzchni na płytce podłożowej oraz zwiększają koszty produkcji układu.

Uszkodzenia wywołane elektrycznością statyczną są spowodowane zarówno dużą gęstością prądu, jak i dużym natężeniem pola elektrycznego przy wyładowaniu. W elementach i układach scalonych MOS uszkodzenie przeważnie polega na niszczącym przebiciu dielektryka bramkowego wskutek powstania natężenia pola elektrycznego o wartości przekraczającej wartość krytyczną dla dielektryka. Powstaje wówczas zwarcie omowe struktury MOS o wartości rezystancji zależnej od energii impulsu.

Degradacja właściwości tranzystorów MOS może także być wynikiem przebicia lawinowego złącza dren-podłoże, wywołanego przez ESD, i związanego z tym wstrzyknięcia i następnie pułapkowania nośników (*hot carriers)* w obszarze dielektryka bramkowego, co skutkuje zmianą wartości napięcia progowego elementu. Natomiast w elementach i układach bipolarnych wskutek impulsu ESD następuje degradacja właściwości złączy p-n lub ich zwarcie.

Jako zjawisko wtórne w obu wymienionych rodzajach układów wskutek wydzielanej dużej mocy elektrycznej może następować wypalanie metalizacji sieci połączeń. W układach bipolarnych może też następować kumulacja uszkodzeń funkcjonalnych złączy p-n, wywołanych przez „niewidoczne" impulsy, prowadząca w efekcie do nadmiernego wzrostu ich prądu wstecznego lub do innego uszkodzenia.

Na podstawie znanych modeli elementów półprzewodnikowych można symulować zarówno ich zachowanie, jak i zachowanie układów scalonych poddanych elektryczności statycznej. Modele te muszą mieć charakter elektrotermiczny, tzn. uwzględniać zjawisko samonagrzewania elementów [3]. Ważną zależnością, którą można uzyskać z symulacji (lub z danych doświadczalnych), jest zależność mocy elektrycznej, powodującej uszkodzenie elementu lub układu scalonego, od czasu trwania impulsu.

4. ZABEZPIECZENIE PRZED ESD

Jak zaznaczono, jednym z elementów chroniących elementy i układy elektroniczne przed impulsowymi zagrożeniami elektromagnetycznymi, w tym także przed elektrycznością statyczną, są specjalne lawinowe diody zabezpieczające ze złączem pn (TVS – *transit suppresion diodes),* zaprojektowane z myślą o tłumieniu napięć zakłócających. Elementy te dołącza się równolegle do zacisków, na których nie można dopuścić do nadmiernego wzrostu napięcia prowadzącego do uszkodzenia elementu lub obwodu chronionego. W trakcie normalnej pracy obiektu chronionego taka dioda jest spolaryzowana zaporowo napięciem wstecznym mniejszym od jej napięcia przebicia. W przypadku pojawienia się impulsu zakłócającego napięcie na chronionych zaciskach nie może wzrosnąć nadmiernie, gdyż jego wartość jest ograniczona napięciem przebicia diody zabezpieczającej. Można więc traktować omawiane diody jako elementy zapewniające przede wszystkim ochronę przepięciową. Typowym zakresem pracy takiej diody jest więc zakres przebicia, w którym,

tak jak w klasycznych diodach stabilizacyjnych oraz lawinowych diodach mocy, może ona pracować bez uszkodzeń. Charakterystyki statyczne i(u) w zakresie przebicia takiego elementu powinny być strome (czasem używa się określenia charakterystyki „twarde"), co właśnie umożliwia zachowanie prawie stałego napięcia na jej zaciskach. Diody te powinny też posiadać możliwie małą wartość indukcyjności doprowadzeń, aby nie powstawał na nich zbyt duży spadek napięcia, wywołany szybkimi zmianami prądu czoła impulsu zakłócającego.

Część dopuszczalnych i charakterystycznych parametrów katalogowych omawianych diod jest identyczna jak dla innych diod półprzewodnikowych. Dopuszczalnym parametrem specyficznym tych elementów jest podana typowo w formie wykresu zależność niepowtarzalnego (pojedynczego) impulsu mocy od czasu jego trwania. Przeważnie ta zależność jest podawana w określonej temperaturze obudowy elementu dla impulsów o różnych kształtach, typowo dla impulsu prostokątnego i dla połówki sinusoidy. Przekroczenie wartości omawianej mocy może spowodować uszkodzenie elementu zabezpieczającego, a więc przestaje on wówczas spełniać swoje zadanie.

PODSUMOWANIE

W artykule przedstawiono informacje literaturowe na temat zagrożeń dla elementów półprzewodnikowych i układów elektronicznych, powodowanych przez elektryczność statyczną. Przedstawiono zarówno mechanizm powstawania wyładowań elektrostatycznych, jak i metody badania odporności wybranych elementów i układów elektronicznych na narażenia ESD. Wskazano również możliwości wykorzystania układów zabezpieczających przed narażeniami ESD przy wytwarzaniu układów scalonych. Przedstawione w pracy rozważania mają charakter przeglądowy i mogą być użyteczne dla studentów i doktorantów, zajmujących się układami elektronicznymi oraz technologią ich wytwarzania.

LITERATURA

1. Ayers J.E., *Digital Integrated Circuits. Analysis and Design*, CRC Press, Boca Raton 2010.
2. Hasse L., Karkowski Z., Spiralski L., Kołodziejski J., Konczakowska A., *Zakłócenia w aparaturze elektronicznej*, Radioelektronik Sp. z o.o., Warszawa 1995.
3. Stepowicz W.J., Kołodziejski J., Zarębski J., *Półprzewodnikowe diody zabezpieczające ze złączem p-n*, Zeszyty Naukowe Wyższej Szkoły Morskiej w Gdyni, 1998, nr 34.

ELECTROSTATIC DISCHARGE (ESD)

Summary

In the paper the basic information on failures caused by electrostatic discharge (ESD) in semiconductor devices and electronic circuits is given. Mechanism of discharging, ways of measuring the resistance of devices and circuits to the ESD are described. The methods how to protect devices and circuits against ESD during their production and operation are discussed as well.

Keywords: *electrostatic discharge, semiconductor devices, ESD.*